

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 58031519
PUBLICATION DATE : 24-02-83

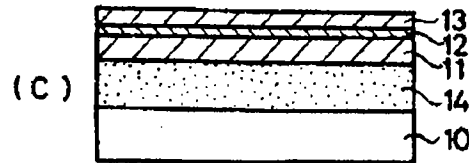
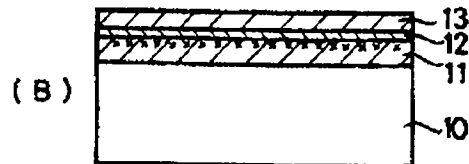
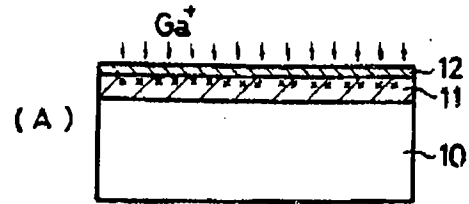
APPLICATION DATE : 18-08-81
APPLICATION NUMBER : 56129029

APPLICANT : TOSHIBA CORP;

INVENTOR : YONEZAWA TOSHIO;

INT.CL. : H01L 21/22

TITLE : MANUFACTURE OF
SEMICONDUCTOR DEVICE



ABSTRACT : PURPOSE: To obtain an impurity diffusion layer having deep junction depth and high surface density with good accuracy by a method wherein a third thin film is formed on a semiconductor substrate in addition to two thin films.

CONSTITUTION: A first thin film 11 consisting of silicon dioxide is formed with a thickness of about $1.5\mu\text{m}$ on the whole surface of a semiconductor substrate 10 by a thermal oxidation method. Next, a second thin film 12 consisting of silicon nitride is formed with a thickness of about 300\AA on the whole surface of the first thin film 11. Ion implantation of gallium Ga atom, for example, is applied to the inside of the first thin film 11 through the second thin film 12. Furthermore, a third thin film 14 consisting of silicon nitride is formed with a thickness of about 700\AA on the whole surface of the second thin film 12. Thermal treatment is applied for about 200hr under nitrogen atmosphere of $1,200^{\circ}\text{C}$ and the implanted gallium is diffused to the semiconductor substrate 10 from the first thin film 11 and a P-type impurity region 14 is formed.

COPYRIGHT: (C)1983,JPO&Japio

⑬ 日本国特許庁 (JP)

⑩ 特許出願公開

⑫ 公開特許公報 (A)

昭58—31519

⑪ Int. Cl.³
H 01 L 21/22

識別記号

庁内整理番号
7738—5F

⑭ 公開 昭和58年(1983) 2月24日

発明の数 1
審査請求 未請求

(全 4 頁)

⑮ 半導体装置の製造方法

⑯ 発明者 安島隆

⑰ 特 願 昭56—129029

⑱ 出 願 昭56(1981) 8月18日

⑲ 発明者 大島次郎
川崎市幸区小向東芝町1番地東
京芝浦電気株式会社トランジス
タ工場内

⑲ 発明者 米沢敏夫

川崎市幸区小向東芝町1番地東
京芝浦電気株式会社トランジス
タ工場内

⑲ 発明者 越野裕
川崎市幸区小向東芝町1番地東
京芝浦電気株式会社トランジス
タ工場内

⑳ 出 願 人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

㉑ 代 理 人 弁理士 鈴江武彦 外2名

明 細 書

1 発明の名称

半導体装置の製造方法

2 特許請求の範囲

(1) 1導電型の半導体基板の表面に第1の薄膜を形成する工程と、該第1の薄膜の表面に該第1の薄膜より小さい不純物拡散係数を有する第2の薄膜を形成する工程と、該第2の薄膜を通して前記第1の薄膜に前記基板と反対導電型の不純物をイオン注入して不純物領域を形成する工程と、前記第2の薄膜の表面に前記第1の薄膜より小さい不純物拡散係数を有する第3の薄膜を形成する工程と、熱処理により前記不純物領域の拡合深さを所定の深さに設定する工程とを有することを特徴とする半導体装置の製造方法。

(2) 前記第1の薄膜が酸化ケイ素膜またはオキシ窒化ケイ素膜または多結晶シリコン膜であり、前記第2および第3の薄膜が窒化ケイ素膜または酸化アルミニウム膜または炭化ケイ素膜

またはオキシ窒化ケイ素膜である特許請求の範囲第1項記載の半導体装置の製造方法。

(3) 前記不純物がガリウム(Ga)またはアルミニウム(Al)である特許請求の範囲第1項または第2項記載の半導体装置の製造方法。

3 発明の詳細な説明

本発明は、半導体装置の製造方法に関する。

従来、第1図に示す如く、多数個の半導体基板1を敷置したマトリを拡散炉2内に収納し、この拡散炉2内にガリウムGaまたはガリウム・ゲルマGa-Geからなる拡散源4を設置して封管拡散を行うことにより、ガリウムGaを不純物とするP型領域を半導体基板1内に形成してP-N接合を有する半導体装置を製造していた。

しかしながら、この半導体装置の製造方法では、半導体基板1中に導入される不純物(Ga)の量は、拡散源4の重量によって制御しなければならぬために所望のシート抵抗、拡合深さを有するP型領域を得ることは難しく、拡散炉2のロケット毎のばらつきも大きい欠点があった。

また、封管状態でなく開放された雰囲気中で注入法により半導体基板内に不純物を注入して不純物領域を形成する方法が開発されているが、不純物がガリウムGe原子である場合には、注入されたガリウム原子が半導体基板及びその表面に形成された保護膜から外部に拡散するため、前述の方法と同様に所望の不純物領域を形成することが難しい問題があった。

そこで、同一出願人により特願昭55-171304号において、半導体基板の表面に第1の薄膜及び第2の薄膜を順次形成し、これらの薄膜を通して所望の不純物をイオン注入した後、熱処理によって注入された不純物を拡散せしめ所定の接合深さの不純物領域を形成するようにした半導体装置の製造方法が提案された。

この発明は上記特願昭55-171304号に記載された半導体装置の製造方法を発展的に改良し、接合深さが大きく、表面濃度の高い不純物拡散層を精度よく得ることができる半導体装置の製造方法を提供することを目的とする。

11を厚さ約700Å形成する。この第3の薄膜13の厚さは、第3図に示すように、酸化ケイ素膜のピンホール率が約600Å以上で表面に減少していることから、決められたものである。この第3の薄膜13は、酸化ケイ素の他にも酸化アルミニウム、炭化ケイ素、或はオキシ窒化ケイ素などで形成してもよいものである。また、この第3の薄膜13は、3000Å以上の厚さになると、次工程の熱処理中に、この第3の薄膜13中にクラックが生じてしまうので適度を厚くする必要がある。

次に、第2図(c)に示す如く、1200℃の窒素雰囲気中で約200時間熱処理を施し、注入されたガリウムを第1の薄膜11から半導体基板10へ拡散せしめ、半導体基板10内にシート抵抗が約80Ω/□、接合深さ100μmのP型の不純物領域14を形成する。

このようにこの半導体装置の製造方法によれば、半導体基板10の表面に第1の薄膜11及び第2の薄膜12を形成した後、これらの薄膜

以下、本発明の実施例を第2図(a)乃至同図(c)を参照して説明する。

先ず、第2図(a)に示す如く、例えば、面指数111、抵抗率500Ω・cm、N導電型の半導体基板10の表面全面に熱酸化法等により二酸化ケイ素からなる第1の薄膜11を厚さ約1.5μm形成する。次いで、この第1の薄膜11の表面全面に窒化ケイ素からなる第2の薄膜12を厚さ約300Å形成する。ここで、第1の薄膜11は、二酸化ケイ素の他にもオキシ窒化ケイ素や多結晶シリコンなどで形成してもよい。第2の薄膜12は、窒化ケイ素の他にも酸化アルミニウム、炭化ケイ素、或はオキシ窒化ケイ素などで形成してもよい。

次に、第2の薄膜12を通して第1の薄膜11内に例えばガリウムGe原子を加速電圧150keV、注入原子量 5×10^{14} 個/cm²の条件でイオン注入する。この加速電圧は、第2の薄膜12をGe原子の大多数が通過し、第1の薄膜11に止まるように設定される。

さらに、同図(b)に示す如く、第2の薄膜12の表面全面に、窒化ケイ素からなる第3の薄膜

11, 12を通して所望の不純物をイオン注入するようにしたので、特に第2の薄膜12によって注入イオンを外部拡散を防止して第1の薄膜11内に導入することができる。しかも、第1の薄膜11内に注入された不純物は熱処理によって所定深さまで拡散されるので、所定の接合深さを有する不純物領域14を容易に形成することができる。また、注入されるイオンの量は正確に設定することができ、かつ第3の薄膜13の表面は従来の封管法の場合のように高濃度の不純物を含んだ雰囲気中さらされていないので熱処理後の第3薄膜13の表面の不純物濃度を極めて低い値に保つことができる。

さらに第3の薄膜13を形成するようにした理由は大きく分けて2つある。すなわち、第1は、高濃度にイオン注入された際に第2の薄膜12中の原子間結合が多数切断され、第2の薄膜12中のピンホール率がイオン注入しない場合に比べ異常に高くなるが、次工程の熱処理においてガリウム原子外拡散(Out-diffusion)

量が増大することを防止することである。ここで、イオン注入により損傷を受けた第2の薄膜12は、比較的低温(600~1000℃)の熱処理を施すことによって大部分回復するが、初期のピンホール率までは回復しない。さらにこのような高濃度で深い接合を必要とする素子はその素子面積も大きく、ピンホール率の増大は歩留の低下を招くことになる。

また、第2は深い接合を形成する際の不純物原子(この場合ガリウム原子)の表面へのしみ出し防止である。不純物原子は第1の薄膜11中に打込まれており熱処理によって拡散速度の違い第1の薄膜11中を通過して半導体基板10中に拡散される。しかしこのとき不純物原子は反対方向の表面にも拡散が進行する。第2の薄膜12と半導体基板10の不純物拡散係数から、第2の薄膜12の膜厚によって形成可能な接合深さが推定できる。一般の不純物原子の蒸気圧は極めて低いがガリウム原子の場合蒸気圧が高く、第2の薄膜12の表面に到達したガリ

特開昭58-31519(3)

ウム原子は直ちに気相中へ拡散してしまい実質的に不純物原子を第1の薄膜11から表面に追い出す効果となる。このために所望の接合深さに対応する第2の薄膜12および第3の薄膜13の膜厚を決定する必要がある。但し、第2の薄膜12の膜厚はイオン注入の加速電圧による不純物原子の飛程によって決定される。

なお、上記実施例では不純物原子としてガリウムを用いたがこれはアルミニウムでもよいものである。

以上述べたようにこの発明によれば、接合深さが大きく、表面濃度の高い不純物拡散層を精度よく得ることができ半導体装置の製造方法を提供することができる。

4. 図面の簡単な説明

第1図は従来の半導体装置の製造方法を示す説明図、第3図(A)乃至(C)は本発明の半導体装置の製造方法を工程順に示す説明図、第3図は窒化ケイ素膜の膜厚に対するピンホール率を示す図である。

10—半導体基板、11—第1の薄膜、12—第2の薄膜、13—第3の薄膜、14—不純物領域。

出願人代理人 弁護士 鈴 江 武 彦

